

58.6 ~ 61.7GHz 0.11 μ m CMOS 전압제어발진기의 연구

이종석, 문용
 숭실대학교 정보통신전자공학부
 e-mail : ljs1385@ssu.ac.kr, moony@ssu.ac.kr

A Study on 58.6 ~ 61.7GHz 0.11 μ m CMOS Voltage Controlled Oscillator

Jongsuk Lee and Yong Moon
 Department of Electronic Engineering
 Soongsil University

Abstract

60GHz 전압 제어 발진기(VCO)를 0.11 μ m CMOS 공정을 사용하여 설계했다. 전압제어발진기는 스파이럴 인덕터를 사용한 LC타입 구조로 설계하였으며 임피던스 매칭과 출력신호의 분리를 위해 버퍼를 추가했다. 주파수 튜닝 범위는 58.6~61.7GHz까지 3.1GHz이며, 위상잡음은 중심주파수 60GHz의 1MHz 오프셋에서 -80.2dBc/Hz이다. 출력전력은 1.2V 전원전압에서 -2.3dBm이며, FOM_T는 -159.3dBc/Hz이다.

I. 서론

60GHz 대역의 응용과 같은 높은 데이터 통신 시스템을 위한 요구가 증가하고 있으며, 전압제어발진기의 필요성 또한 높아지고 있다[1]. 또한 60GHz 스펙트럼 주변의 대역폭이 산소 분자의 흡수율이 높기 때문에 장거리 무선 전송은 불가능 하지만 아직 허가되지 않은 대역에 대한 잠재력과 고속 데이터 전송에 대한 많은 장점이 있다[2]. 60GHz 대역의 주파수를 생성하기 위해서는 전압제어발진기를 주로 사용하는데, 주로 트랜스미션 라인이나 도파관으로 설계되고 있다[3]. 그러나 CMOS의 빠른 기술발전에 의해 공정의 변화 없이 전압제어발

진기도 집적회로에 IP로서 사용될 수 있도록 크기가 작은 칩이 연구되고 있다. 그래서 본 논문에서는 스파이럴 인덕터를 이용한 LC타입의 전압제어발진기를 설계하였으며 레이아웃을 통해 작은 면적을 확인했다. 전압제어발진기는 0.11 μ m CMOS 공정을 사용하여 설계하였으며 모의실험을 통해 60GHz 대역의 발진 주파수를 확인했다.

II. 전압제어발진기의 설계

60GHz 대역에서 동작하는 cross-coupled 차동 LC 전압제어발진기의 회로도들 그림1에 나타냈다.

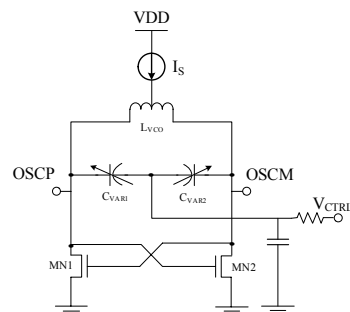


그림 1. 전압제어발진기 회로도

제한하는 전압제어발진기는 인덕터 기반의 LC타입 구조로 설계하였으며, 공정에 의한 변화를 최소화하기 위하여 최소의 소자만을 사용해 설계했다. 도파관이나

트랜스미션 라인을 기반으로 한 전압제어발진기는 트랜지스터로부터 높은 g_m 을 필요로하기 때문에 결국 높은 전력소모와 큰 기생 캐패시턴스를 가져온다. 이와 비교하여 인덕터를 기반으로 한 전압제어발진기는 공진 주파수에서 상당히 큰 임피던스를 제공하기 때문에 트랜지스터로부터 요구되는 g_m 값을 낮추주고 낮은 전력소모와 작은 기생 캐패시턴스를 가져온다. 높은 주파수에서 동작하기 위해서는 인덕터와 캐패시터 값이 작아야 하데 그 이유는 전압제어발진기의 발진주파수와 직접적인 영향이 있기 때문이며, 이를 수식으로 표현하면 식(1)과 같다.

$$Frequency = \frac{1}{2\pi\sqrt{\frac{L_{VCO}}{2}(C_{var1} + C_{buff} + C_{NM} + C_{par})}} \quad (1)$$

식(1)에서 C_{var1} 은 C_{var2} 와 같은 값으로 배랙터의 가변 캐패시턴스 값을 의미한다. C_{buff} 은 전압제어발진기 출력단에 연결되는 버퍼의 입력단 캐패시턴스이다. C_{NM} 은 MN1과 MN2의 C_{ds} 와 C_{db} 등 cross-couple 된 NMOS의 드레인쪽에서 보이는 캐패시턴스이고 C_{par} 은 그 외 소자들끼리 연결하고 있는 메탈라인에서 생기는 캐패시턴스를 의미한다. 임피던스 매칭 또한 중요사항이기 때문에 출력단에 버퍼를 추가하여 설계하였으며 회로도도 그림2와 같다.

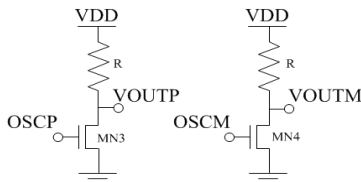


그림 2. 출력 버퍼 회로도

MN3과 MN4는 전압제어발진기의 출력(OSCP/OSCM)을 입력받아서 180도의 위상차로 OOUTP와 OOUTM을 내보낸다. MN3과 MN4는 버퍼의 출력과 전압제어발진기의 입력을 분리시키는 역할을 한다. 저항 R은 측정장비와의 출력임피던스를 맞춰주기 위해 50Ω을 사용했다. R 대신에 인덕터를 사용하면 출력단 스윙폭을 더 크게 얻을 수 있지만 그렇게 되면 버퍼의 크기가 커지기 때문에 면적을 고려한 설계를 하였다.

III. 시뮬레이션 결과

제안한 60GHz 전압제어발진기의 설계 및 검증은 CADENCE SPECTRE 툴을 이용하였다. 그림3은 설계한 전압제어발진기의 레이아웃이다.

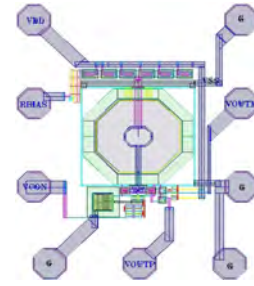


그림 3. 전압제어발진기 레이아웃

패드를 제외한 코어부분의 크기는 0.19mm × 0.25mm이다. 그림4는 V_{CTRL} 전압과 I_S 전류를 조절하여 주파수 튜닝범위와 출력 침두치를 시뮬레이션한 결과이며, I_S 는 저항값(res)에 의해 조절된다.

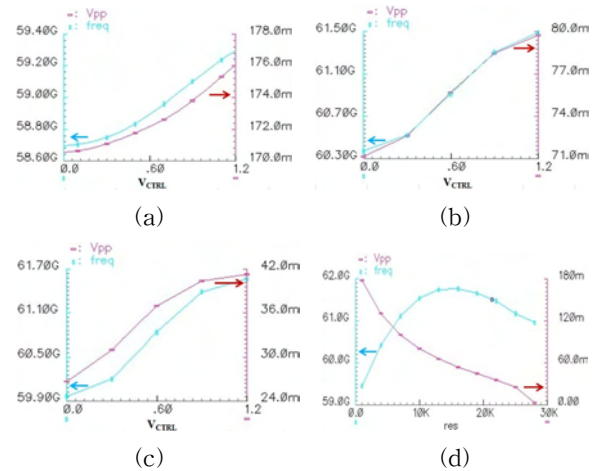


그림 4. (a) 저항1kΩ일 때 V_{CTRL} 에 대한 출력
(b) 저항10kΩ일 때 V_{CTRL} 에 대한 출력
(c) 저항20kΩ일 때 V_{CTRL} 에 대한 출력
(d) V_{CTRL} 값이 1.2V일 때 저항값에 대한 출력

저항값과 V_{CTRL} 전압에 따라 약 58.6GHz~61.7GHz의 주파수 튜닝범위를 가지며 이는 중심주파수를 기준으로 5.2%의 대역을 가진다. V_{CTRL} 전압에 따른 K_{VCO} 는 700MHz/V이며 소모전류는 전원전압 1.2V에서 10mA이다. 또한 버퍼를 사용하여 2.3dBm의 큰 출력전력을 확인했다. 전압제어발진기는 튜닝범위 이외에도 위상잡음이 중요하며 이에 대한 시뮬레이션 결과는 그림5와 같다.

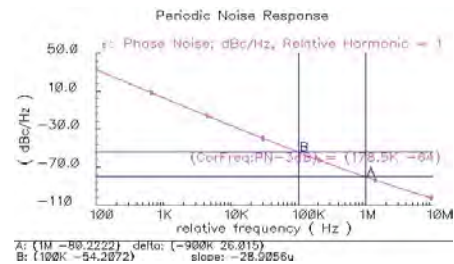


그림 5. 위상잡음 모의실험

위상잡음은 100kHz 오프셋에서는 -54.2dBc/Hz이며 1 MHz 오프셋에서는 -80.2dBc/Hz이다. 전압제어발진기의 성능을 비교하기 위하여 아래와 같은 식의 FOM_T을 사용하였으며, 정의는 식(2)와 같다.

$$FOM_T = L\{Af\} - 20 \log \left(\frac{f_0}{Af} \cdot \frac{FTR}{10} \right) + 10 \log \left(\frac{P_{DC}}{1mW} \right) \quad (2)$$

식(2)에서 P_{DC}는 전압제어발진기의 소모전력이다. FOM_T값은 작을수록 전압제어발진기의 성능이 좋다는 것을 의미하며 이전에 발표된 전압제어발진기의 경우 -127.87의 값을 가진다[4]. 설계한 전압제어발진기의 경우에는 계산결과 약 -159.3dB를 확인했으며 기존 전압제어발진기와 비교하여 좋은 성능을 가짐을 확인하였다.

IV. 결론

60GHz 대역에서 동작하는 전압제어발진기를 0.11μm CMOS 공정으로 스파이럴 인덕터를 사용하여 설계했다. 트랜스미션라인이나 도파관이 아닌 인덕터를 기반으로 설계하였기 때문에 면적에서의 이점을 갖는다. 설계한 전압제어발진기는 NMOS cross-coupled differential LC 타입으로 설계하였으며, 튜닝범위를 넓히기 위해 전압 제어 이외에도 저항을 이용한 전류 조절 방법을 사용했다. 모의실험결과 설계한 전압제어발진기는 기준주파수 60GHz에서 5.2%의 튜닝범위와 -2.3dBm의 출력전력을 가진다. 위상잡음은 100kHz 오프셋에서 -54.2dBc/Hz, 1MHz 오프셋에서 -80.2dBc/Hz이다. 전압제어발진기의 성능을 비교하기 위해 FOM_T를 이용하였으며, 계산된 FOM_T값은 -159.3dB이다. K_{VCO}는 700MHz/V이며 소모전류는 전원전압 1.2V에서 10mA이다.

본 연구를 통하여 첨단 공정이 아닌 일반적인 CMOS 공정을 사용하여도 밀리미터 대역의 고속 데이터 전송이 가능한 우수한 성능의 전압제어발진기를 구현할 수 있다는 것을 시뮬레이션을 통해 확인했다. 제안하는 전압제어발진기는 WPAN 등 고속 데이터 전송 등 다양한 적용이 가능하다.

감사의 글

본 연구는 2012년도 산업통산부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제(No. 20124010203160)입니다.

참고문헌

- [1] Xiang Yi, Chirn Chye Boon, Hang Liu, Jia Fu Lin, Jian Cheng Ong and Wei Meng Lim, "A 57.9-to-68.3GHz 24.6mW frequency synthesizer with in-phase injection-coupled QVCO in 65nm CMOS," ISSCC, IEEE, pp.354-355, Feb. 2013.
- [2] Yeo Kiat Seng, Do Anh Tuan, Tan Yung Sern, Kang Kai and Lu Zhenghao, "A 57~66GHz CMOS voltage-controlled oscillator using tunable differential inductor," ISOC, IEEE, pp.383-386, Nov. 2012.
- [3] Katz, A., Degani, O., Shacham-Diamand, Y. and Socher, E., "Design and optimization of a low-noise cross-coupled fundamental VCO in 90nm CMOS for 60GHz applications," SiRF, IEEE, pp.13-16, Jan. 2011.
- [4] Katz, A., Degani, O., Shacham-Diamand, Y. and Socher, E., "A beyond 60GHz cross-coupled fundamental VCO in 45nm CMOS," IEEE, COMCAS, pp.1-5, Nov. 2009.