

고속 통신을 위한 60~74GHz 분주기의 연구

이중석, 문용

승실대학교 전자공학과

e-mail : ljs1385@ssu.ac.kr, moony@ssu.ac.kr

A Study on 60~74GHz Divider for High speed communication

Jong-Suk Lee, Yong Moon
School of Electronic Engineering
Soongsil University

Abstract

60~74GHz 대역에서 동작하는 LC형태의 4분주 ILFD (Injection-Locked Frequency Divider)를 설계하였다. 좁은 동작범위를 증가시키기 위해 2단 베렉터 बैं크와 전류소스의 전류크기를 이용하여 20.9%의 동작범위를 얻었다. 전류소스는 2단 전류미러 구조를 사용하여 Center-tapped 인덕터의 중간 지점에서의 전류변동을 최소화 했으며, 바이어스 전압에 따라 전류를 조절할 수 있다. 제안한 회로는 65nm CMOS 공정을 이용하여 설계했고 소모 전력은 전원전압 1.2V에서 11.4mW이다.

필요로 하기 때문에 분주비를 크게 할 수 없다. 그래서 기존에는 CML(Current-Mode Logic) 래치 구조를 이용한 2분주기를 주로 사용하였다[1]. CML 래치 구조의 분주기는 넓은 동작범위와 구조가 단순하다는 장점이 있지만, 전력소모가 크고 분주비가 작다. 분주비가 크면 필요로 하는 분주기의 단수를 줄일 수 있기 때문에 PLL 전체의 소모 전력을 줄여줄 뿐만 아니라 공정변화에 따른 문제점도 줄여준다.

이에 본 논문에서는 60~74GHz의 넓은 동작범위를 갖으면서 4분주가 가능한 ILFD를 제안하였으며 CADENCE SPECTRE RF를 이용하여 설계 및 검증했다.

I. 서론

최근 60GHz 대역을 이용한 WPAN, 자동차 레이더, 이미지 센싱 등 밀리미터 웨이브 무선 통신에 대한 관심이 높아지고 있다. 통신에 필요한 클락을 생성하기 위해서는 PLL을 주로 사용하는데, PLL에서 60GHz의 높은 주파수를 기준 주파수로 낮춰주는 고속 분주기의 사용이 필수적이다. 분주기는 무선 송신기의 LO 생성, 유선통신을 위한 프론트 엔드의 클락 동기화 그리고 광통신 등 여러 곳에서 사용되고 있다. 그러나 밀리미터 웨이브 대역에서 사용되는 분주기는 빠른 동작을

II. 본론

제안하는 4분주기 구조는 그림1과 같다. 전체 구조는 NMOS 교차쌍 차동 LC형 발진기와 하모닉 믹서, 그리고 출력신호와 다른 블록과의 분리를 위한 출력버퍼로 이루어져 있다. 동작원리는 입력주파수(F_{IN})와 하모닉 믹서의 3차 하모닉성분과의 혼합신호를 출력으로 내보내는 방식이며[2] 자세한 동작 원리는 다음과 같다. LC형 발진기는 차동 구조이기 때문에 OSCP와 OSCM은 위상이 정확히 180도 차이가 난다. 그래서 MN3의 드레인전압이 증가하면 똑같은 양만큼의 소스 전압이 감소한다. 게이트전압이 일정할 경우, 소스전압이 증가하여 MN3의 게이트-소스 전압이 문턱전압보

제안한 분주기와 기존의 4분주기 회로에 대한 비교를 표2에 표시하였다. 동작범위가 기존의 회로와 비교하여 매우 넓다는 것을 확인할 수 있다.

IV. 결론

본 논문에서는 밀리미터 웨이브 대역에서 동작하는 LC형태의 4분주 ILFD를 제안했다. 좁은 동작범위를 증가시키기 위해 2단 베랙터 뱅크 구조와 전류소스의 전류크기를 이용하여 20.9%의 동작범위를 얻었다. 1단과 2단 베랙터의 캐패시턴스 크기는 2배 차이나게 설계하여 성긴튜닝과 미세튜닝이 가능하게 했다. 전류소스의 바이어스전압도 동작범위를 6% 증가시킨다. 전류소스는 2단 전류미러 구조를 사용하여 Center-tapped 인덕터의 중간 지점에서의 전류변동을 최소화 해준다. 제안한 회로는 IDEC에서 CAD TOOL과 MPW를 지원받아 65nm CMOS 공정을 이용하여 설계했으며 소모 전력은 전원전압은 1.2V에서 11.4mW이다. 설계한 고속 4분주기는 밀리미터 웨이브 대역의 고속 통신 시스템과 PLL에서 아날로그 핵심 IP로 사용될 수 있다.

감사의 글

“본 연구는 미래창조과학부 및 정보통신산업진흥원의 IT융합 고급인력과정 지원사업의 연구결과로 수행되었음” (NIPA-2013-H0301-13-1013)

참고문헌

- [1] H.-H. Hsieh, H.-S. Chen and L.-H. Lu, “A V-Band Divide-by-4 Direct Injection-Locked Frequency Divider in 0.18- μ m CMOS,” IEEE T. Microwave Theory and Techniques, vol. 59, pp.393-405, Feb. 2011.
- [2] K. Yamamoto and M. Fujishima, “70GHz CMOS Harmonic Injection-Locked Divider,” ISSCC Dig. Tech Papers, pp.600-01, Feb. 2006.
- [3] P. Mayr, C. Weyers and U. Langmann, “A 90GHz 65nm CMOS Injection-Locked Frequency Divider,” ISSCC Dig. Tech Papers, pp.198-199, 596, Feb. 2007.