

mm-Wave 대역에서 전류소스 구조에 따른 VCO의 특성 비교 연구

이중석, 문용
 숭실대학교 전자공학과
 ljs1385@gmail.com

밀리미터 웨이브 대역의 클락 생성에 주로 전압 제어 발진기 (VCO)를 사용한다 [1]. 본 논문에서는 70GHz 대역에서 동작하는 2가지 구조의 VCO를 비교 연구 하였다. 설계한 VCO의 회로도 는 그림 1과 같다. 제안하는 VCO의 코어 부분은 LC형 차동 NMOS 구조에 튜닝범위를 넓혀주 기 위한 벡터를 추가한 구조이다. 바이어스와 위상잡음 특성 개선을 위해 그림 1.(a) 에 서 PMOS 전류 미러를 추가했고, 그림 1.(b)에서 저항과 NMOS 전류소스를 전류원으로 사용했다. L_{VCO} 와 C_{VAR} 는 같은 크기를 사용하였으며 출력버퍼의 크기 또한 동일하다. 설 계한 VCO는 65nm CMOS 공정을 사용하여 제작하였고, 그림 1.(c)와 그림 1.(d)는 제작 한 VCO의 칩 사진이다.

칩 측정은 프로브 스테이션을 사용하여 웨이퍼에서 프로빙하였고, 측정결과는 그림 2와 같다. 측 정환경에 대한 손실을 보정한 결과 PMOS 구조는 71.75~74.78GHz의 동작주파수에서 -17.87dBm의 출력이 측정됐다. NMOS 구조는 PMOS 구조에 비해 동작주파수가 약 1.3GHz 정도 낮은 70.42~73.36GHz에서 측정되었고 이때의 출력전력 -9.37dBm 이다. 10MHz 오프셋 주파수에서의 위상잡음과 소모전력은 PMOS구조는 -86.8dBc/Hz, 12mW이고 NMOS 구조 는 -91.1dBc/Hz, 10.8mW이다. 측정결과 NMOS 구조가 PMOS 구조에 비해 저전력, 고출력 그리고 낮은 위상잡음 특성을 갖는다는 것을 확인했다. 설계한 2가지 구조의 VCO는 밀리미터 웨이브 대역에서의 위상잡음 특성향상과 저전력 회로연구를 위해 사용할 수 있다. 본 연구는 IDEC의 지원을 받았다.

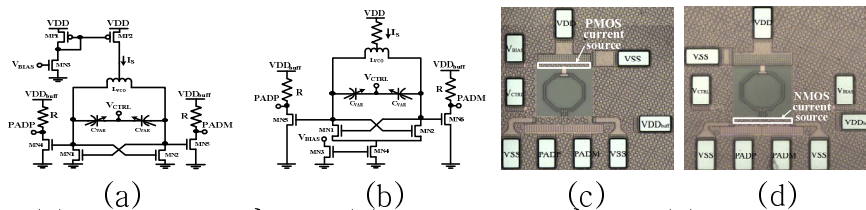


그림 1. (a)PMOS구조 회로도 (b)NMOS구조 회로도 (c)PMOS구조 칩사진 (d)NMOS구조칩사진

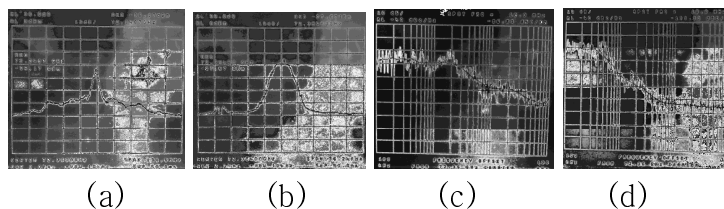


그림 2. (a)PMOS구조 출력전력 (b)NMOS구조 출력전력 (c)PMOS구조 위상잡음 (d)NMOS구조 위상잡음

[1] F.Shirinfar et al., "A multichannel, multicore mm-Wave clustered VCO with phase noise, tuning range, and lifetime reliability enhancements," IEEE, RFIC, pp. 235-238, Jun. 2013.
 [2] HongMo Wang, "A 50GHz VCO in 0.25μm CMOS," IEEE, ISSCC, pp. 372-373, Feb. 2001.