

수동 NFC 태그를 위한 DC 정류기와 포락선 검출기의 연구

이종석, 문 용

송실대학교 정보통신전자공학부

전화: (02)825-8108, E-mail: ljs1385@ssu.ac.kr

A Study on DC Rectifier and Envelope Detector for Passive NFC Tag

Jongsuk Lee and Yong Moon

School of Electronic Engineering, Soongsil University

요 약

NFC 태그 수동모드용 DC 정류기와 포락선 검출기를 65nm CMOS 공정을 사용하여 설계했다. ISO/IEC 18092 표준 ASK 변조 사양을 만족시키며 8~30% ASK로 변조된 입력 신호들에 대해 정상 동작이 가능하며, 13.56MHz 대역의 통신과 847kHz의 고속 데이터 전송 또한 가능하다. DC 정류기는 0.8V의 작은 진폭을 갖는 입력신호에도 2V의 일정한 DC 전압을 출력하며, 포락선 검출기는 기존의 회로에 비해 큰 진폭을 출력한다. 설계한 DC 정류기와 포락선 검출기는 NFC가 사용되는 수많은 멀티미디어 제품에 적용이 가능하다.

Abstract

We designed the DC rectifier and the envelope detector for NFC passive mode Tag IC with 65nm CMOS process. To satisfy the ISO/IEC 18092 standard of ASK modulation, the proposed circuits could operate correctly with the 8~30% modulation index. Also, the proposed circuits satisfy the RF band communication of 13.56MHz and the high data transfer of 847kHz. The proposed DC rectifier rectify the input signal having the amplitude of 0.8V to supply DC voltage of 2V despite of the very small input amplitude. The proposed envelope detector could output a large amplitude than the conventional circuit. The designed DC rectifier and envelope detector could be used for many multi-media products having NFC functions.

Keywords : NFC (Near Field Communication), Rectifier, Envelope detector, ASK modulation

I. 서 론

근거리 무선 통신 (NFC : Near Field Communication) 기술은 이동통신 단말기에 태그를 탑재하여 13.56MHz 대역으로 20cm 이내의 송수신기와 다양한 부가서비스가 가능하도록 하는 무선 통신 기술이다. 무선 통신 시스템은 사용자들에게 편리함을 가져오기 때문에 디지털 카메라, 컴퓨터, PMP, MP3 Player 등 많은 멀티미디어 기기들이 NFC 기술을 채택하고 있다^[1]. NFC 표준은 국제 표준화기구 (ISO)가 양방향 통신 기

능을 강화시킨 ISO/IEC 18092를 핵심 통신 표준으로 지정하였으며 수동모드에 대한 사양을 표 1에 나타냈다^[1-2].

표 1. 수동모드 NFC 사양

표준	ISO/IEC 18092
모드 방식	수동 모드
반송파	13.56MHz
인식 거리	10~20cm 이내
변조 방식	8~30% ASK
전송 속도	212kbps/424kbps
부반송파	847kHz

수동모드에서의 전원은 태그의 안테나가 송신기의 안테나를 통해 반송파의 전자기장에 의한 유도 기전력을 제공받아서 DC 정류기에서 자체적으로 생성한다. 따라서 태그의 전원을 생성하는 DC 정류기는 수동모드에서는 꼭 필요한 블록이며 제안하는 NFC 태그의 블록도를 그림 1에 나타냈다.

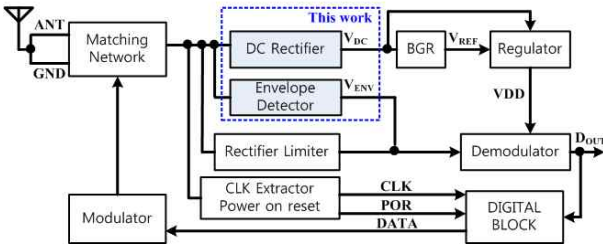


그림 1. 제안하는 태그 전체 블록도

그림 1에서 태그의 안테나는 13.56MHz의 RF신호와 212/424kbps 또는 847kHz의 부반송파 신호가 ASK 변조된 신호를 수신한다^[1]. 포락선 검출기(Envelope Detector)는 변조된 신호를 Demodulator 블록에서 복조하기 위해 수신된 ANT 신호에서 정보(V_{ENV})만을 출력한다. 따라서, 태그가 정상 동작하기 위해서는 전원(V_{DC})과 정보(V_{ENV})를 출력하는 앞단의 두 블록의 역할이 가장 중요하다. NFC는 통신거리가 약 10cm로 RFID에 비해 매우 짧다는 단점이 있으며, 수신 거리가 멀어지면 신호의 강도 또한 약해지기 때문에 작은 입력 신호에도 전원생성과 정보검출이 가능해야 한다.

본 논문에서는 ISO/IEC 18092 표준을 만족하는 NFC 태그에 사용되는 DC 정류기와 포락선 검출기를 65nm CMOS 공정으로 설계하였으며 작은 입력신호에도 정상 동작하는 것을 시뮬레이션을 통해 검증했다.

II. 회로 설계

1. DC 정류기

DC 정류기를 설계하기 위해서는 ASK 변조된 입력 신호가 필요하며, 그림 2에 입력에 사용한 회로와 매칭 단을 나타냈다^[2]. 기존의 회로와 다른점은 인버터의 VSS와 NMOS의 소스에 0V가 아닌 $-V_{DD}$ 전압을 인가하여 음의 영역까지 안정적인 스윙이 가능하다.

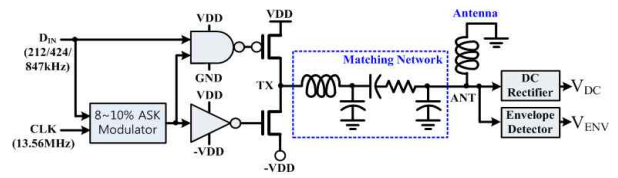


그림 2. 입력 회로 및 매칭단

제안한 DC 정류기는 4단으로 설계하였으며, 그림 3에 회로도도를 나타냈다. 기존 회로와의 차이점은 쇼트키 다이오드 구현을 위해 한 종류의 MOS만을 사용하지 않고 PMOS와 NMOS를 한쌍으로 사용하였다^[3-4]. 같은 크기에 대해 NMOS 보다 속도가 느린 PMOS 출력에는 NMOS 출력에 연결된 캐패시터보다 4배 큰 캐패시터를 연결하여 V_{DC} 의 방전시간을 더 지연시켰다. ASK 변조에서 데이터가 “LOW” 일 때, 신호의 진폭이 작아지는데 V_{DC} 는 원하는 전압에 도달하기 전까지는 전압이 내려가지 않고 일정한 DC 전압을 출력해야 하기 때문에 마지막단의 캐패시터는 최소 크기의 20배로 설계하였다.

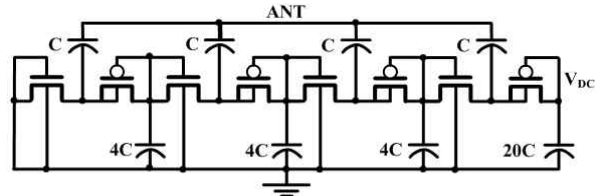


그림 3. 제안하는 DC 정류기 회로도

2. 포락선 검출기

그림 4에 제안한 포락선 검출기 회로도도를 나타냈다. 제안한 태그 회로는 입력신호가 ANT 하나이기 때문에 기존 회로와 비교하여 단일 입력으로 설계하였으며 캐패시터 이외에 저항(R_{ENV})을 추가하여 V_{ENV} 의 진폭을 저항이 없을 경우와 비교하여 55%이상 증가시켰다^[1]. 또한, Modulator 블록에서 ASK 변조하여 응답신호를 안테나를 통해 송신할 때 그림 2와 같이 $-V_{DD}$ 를 써서 출력 진폭을 높이기 위해 V_{DCM} 이라는 마이너스 전압을 생성했다. 시뮬레이션 결과 최대 $-0.68V$ 를 확인했다.

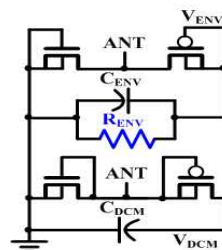


그림 4. 제안하는 포락선 검출기 회로도

III. 모의 실험 결과

설계는 65nm CMOS 공정을 사용하여 진행했고, 검증은 CADENCE Spectre를 사용했다. 그림 5는 DC 정류기가 동작할 수 있는 최소 입력 진폭에 대한 시뮬레이션 결과이고, D_{IN} 은 ISO/IEC 18092 표준 사양에서 데이터 속도가 가장 빠른 경우인 847kHz의 주파수의 입력 데이터 파형이다.

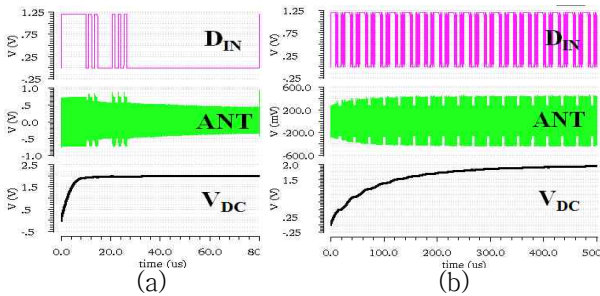


그림 5. 입력 진폭 크기에 따른 V_{DC} 시뮬레이션 결과 (a)1.6V (b)0.8V

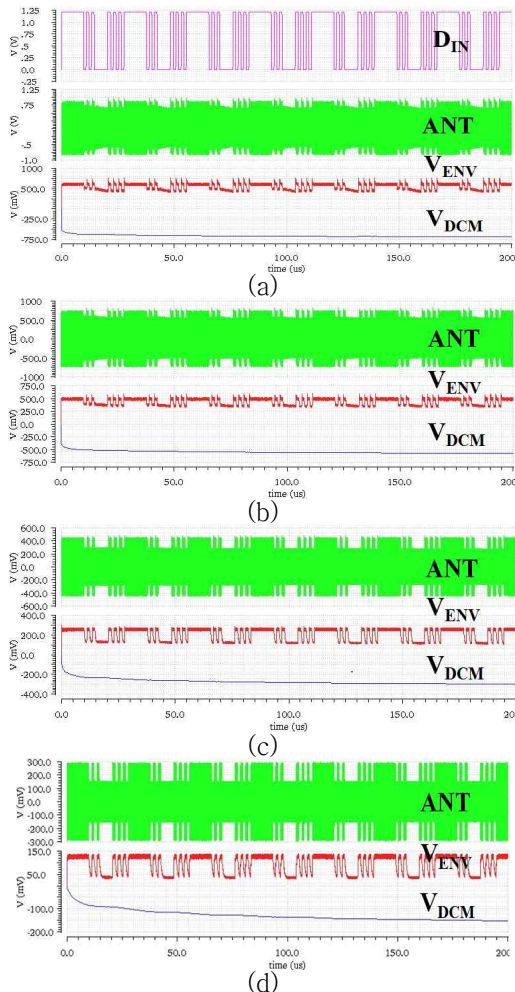


그림 6. ASK 변조값에 따른 V_{ENV} 와 V_{DCM} 시뮬레이션 결과 (a)8% (b)10% (c)20% (d)30%

그림 5에서 두 결과 모두 2V의 일정한 출력전압을 가지며, 기존의 연구들은 입력 진폭을 20V 이상으로 검증하였지만^[1-3], 제안한 회로는 VDD 이상의 높은 진폭은 물론, 최소 0.8V의 작은 입력 진폭에도 정상 동작한다는 것을 확인했다. 또한 데이터가 LOW 일 경우에도 V_{DC} 의 전압은 떨어지지 않고 그 값을 유지했다가 데이터가 HIGH일 때 2V가 될 때 까지 증가하는 것을 확인했다.

그림 6은 ASK 변조값에 따른 포락선 검출기 시뮬레이션 결과이고, 시뮬레이션을 통해 8~30% ASK 변조 사양을 모두 만족하는 것을 확인했다.

그림 7은 포락선 검출기에서 저항 R_{ENV} 가 있을때와 없을때를 비교한 결과이며, 이전의 연구에 비해 제안한 회로가 성능면에서 더 우수하다는 것을 시뮬레이션을 통해 확인했다.

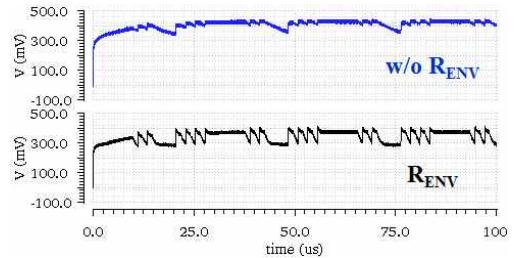


그림 7. 포락선 검출기의 기존 연구와의 비교

IV. 결론

NFC 태그 수동모드용 DC 정류기와 포락선 검출기를 65nm CMOS 공정으로 설계하였으며, 시뮬레이션 결과를 통해 정상동작 하는 것을 확인했다. 또한 ISO/IEC 18092 표준 ASK 변조 사양을 만족하기 위해 8~30% ASK로 변조된 입력 신호들에 대해서도 정상동작이 가능하다. DC 정류기는 0.8V의 진폭을 갖는 미세한 입력신호에도 2V의 일정한 DC 전압으로 정류하고, 포락선 검출기는 기존의 회로에 비해 큰 진폭을 출력한다.

설계한 DC 정류기와 포락선 검출기는 스마트폰, 디지털 카메라, MP3 Player, 프린터 등 NFC가 사용되는 수많은 멀티미디어 제품에 적용이 가능하다.

감사의 글

본 논문(저서)은 산업통상자원부 기술료사업으로 지원된 연구임 (NO.10048747)

참 고 문 헌

- [1] Jung-Hyun Cho, P.H. Cole, and Shiho Kim, "An NFC transceiver using an inductive powered receiver for passive, active, RW and RFID modes," IEEE, International SoC Design Conference (ISOCC), pp.456-459, Nov. 2009.
- [2] Junghyun Cho and Shiho Kim, "Design of single-chip NFC transceiver," Journal of The Institute of Electronics Engineers of Korea (IEEK), Vol.44, No.1, pp.68-75, Jan. 2007.
- [3] Hyun-Chul Shim, Chung-Hyun Cha, Jong-Tae Park, and Chong-Gun Yu, "Design of a Low-Power CMOS Analog Front-End Circuit for UHF Band RFID Tag Chips," Journal of The Institute of Electronics Engineers of Korea (IEEK), Vol.45, No.6, pp.28-36, Jun. 2008.
- [4] G.N. Jadjav and S. Hamedi-Hagh, "Included in Your Digital Subscription UHF class-4 active two-way RFID tag for a hybrid RFID-based system," IEEE, RF and Microwave Conference (RFM), pp.337-342, Dec. 2011.