

65nm CMOS 공정을 이용한 메타구조의 전압 제어 발진기와 프리스케일러의 연구

권노용, 문용
승실대학교 전자공학부
e-mail : kny0572@naver.com, moony@ssu.ac.kr

A Study on the Meta-structure Voltage Controlled Oscillator and Prescaler through 65nm CMOS Process

No-Yong Kwon, Yong Moon
School of Electronic Engineering
Soongsil University

Abstract

A VCO (Voltage Controlled Oscillator) and a high speed prescaler are designed using 65nm CMOS technology for around 28.5GHz 5G mobile communication system. The simulation results show that the VCO has 28.4~28.6GHz tuning range and the prescaler divides the VCO outputs by 2 exactly. The power consumption is 13.38mW with 1.2V supply voltage.

I. 서론

최근 스마트폰 등 이동통신기기의 발전으로 인해 무선 데이터 사용량이 점점 증가하고 있다. 그에 따라 향후 20년뒤에는 현재 사용하고 있는 4G망으로 수용할 수 있는 한계치를 뛰어넘게 된다. 이에 따라 차세대 이동통신으로 5G가 활발히 개발되고 있다. 5G는 20~40GHz의 초고대역 주파수를 사용함으로써 보다 빠른 속도로 데이터를 전송할수 있다.

초고대역 주파수를 사용하는 5G에 안정적으로 주파수를 생성하기 위해 주로 PLL(Phase Locked Loop)가 사용되고 있으며 그림 1에 블록도로 나타내었다. PLL

에서는 높은 주파수를 출력하기 위한 블록인 전압 제어 발진기(VCO: Voltage Controlled Oscillator)이고, 전압 제어 발진기의 초고대역 주파수를 저주파수로 대역으로 낮추기 위해 고속의 분주기 블록이 필요하다. 본 논문에서는 전압 제어 발진기와 프리스케일러를 65nm CMOS공정을 사용하여 설계하였다.

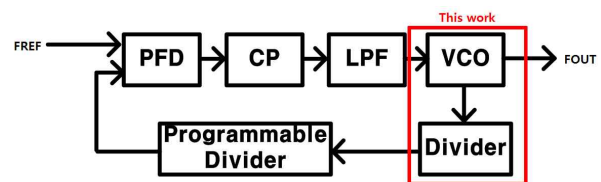


그림 1. 28.5GHz 무선 통신 시스템용 PLL 블록도

II. 본론

2.1 Metamaterial

메타구조는 자연에서 발견될 수 없는 특별한 전기적 성질인 음의 유전율을 갖도록 인공적으로 설계된 구조물이다. 음의 유전율과 음의 투자율을 갖게 될 경우, 물질의 굴절률이 음수가 된다. 본 논문에서 인공적으로 설계된 구조로 SRR(Split Ring Resonator)을 사용

하였고, SRR구조의 패턴의 두께, 패턴의 길이 등의 변수를 조절하여 필요한 LC공진 특성을 얻어 낸다. 제한한 SRR구조의 배열은 그림 2와 같다.

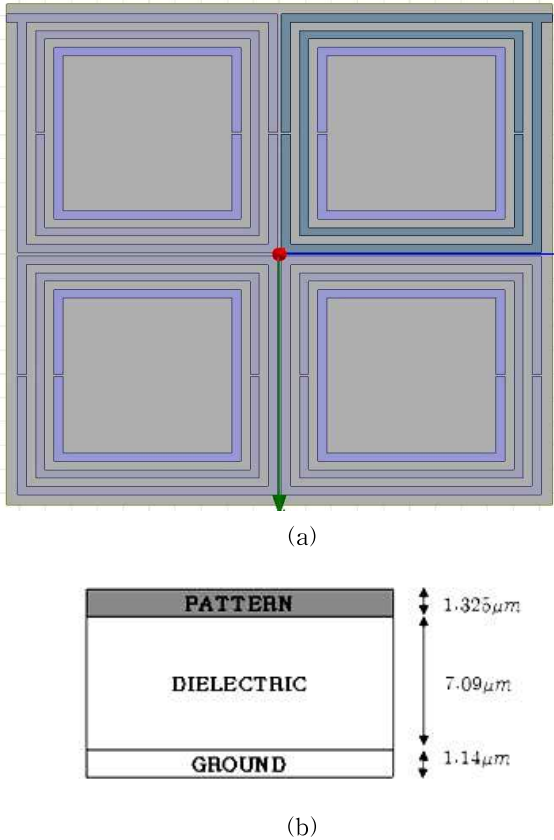


그림 2. (a) SRR배열의 LC공진기 구조(TOP)
(b) SRR구조의 단면도

그림 3은 설계된 SRR구조의 S파라미터 값이다. $S_{11} = -35.12dB$, $S_{21} = -3.39dB$ 의 값을 가진다.

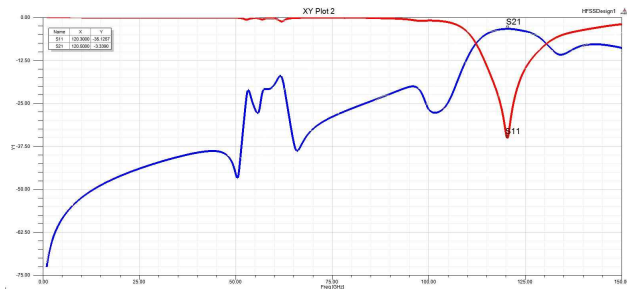


그림 3. 메타구조의 S파라미터

2.2 Meta-VCO

HFSS를 통해 설계한 메타구조를 적요하여 전압 제어 발진기를 설계하였고, 회로도는 그림 4와 같다. 메타 구조를 적용한 전압제어 발진기는 기존의 LC-type의 전압 제어 발진기와 마찬가지로 부성저항을 갖는 NMOS 교차쌍 구조와 전압을 제어할 수 있는 베랙터

인 C_{VAR1} 과 C_{VAR2} 을 추가하여 V_{CTRL} 전압에 의해 발진 주파수의 변경이 가능하게 설계되었다. 하지만 메타 구조의 캐패시턴스 이외에도 베랙터의 캐패시턴스와 메타구조의 기생 캐패시턴스에 의해 출력 주파수는 1/4정도 수준이하로 낮아진 공진 특성을 얻었다.

R_{ISOL} 은 10Ω 이하의 매우 작은 저항으로 전원 전압에 의해 OSCP와 OSCM 노드의 쇼트를 막기위해 추가되었다.

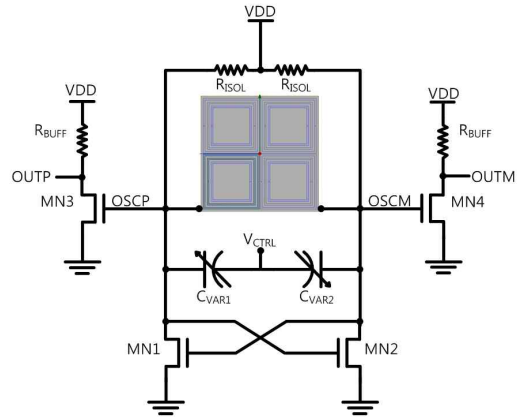


그림 4. 제안된 메타 전압 제어 발진기 회로도

2.3 프리스케일러

본 논문에서 PLL에서 사용하는 기준 주파수 (FREF)는 수십 MHz 대역의 주파수로 전압 제어 발진기의 출력 주파수에 비해 1/100 수준 정도로 낮다. 이에 따라 전압 제어 발진기의 출력 주파수를 낮춰야할 필요가 있다. 본 논문에서는 초고대역의 주파수를 낮은 주파수대역으로 낮추기 위해 고속 분주기를 사용하였으며, 고속 분주기로는 CML(Current Mode Logic)과 ILFD(Injection Locked Loop Divider)구조가 많이 쓰이고 있다. 본 논문에서는 ILFD를 사용하여 초고대역의 주파수를 4분주하였다. 본 논문에서 제안하는 ILFD의 회로도도는 그림 5와 같다.

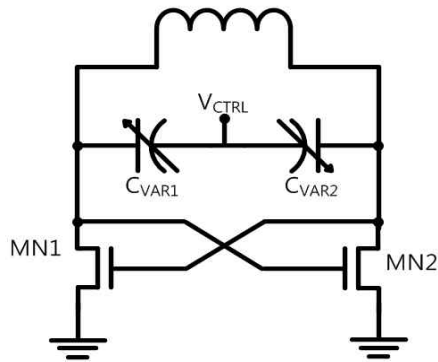
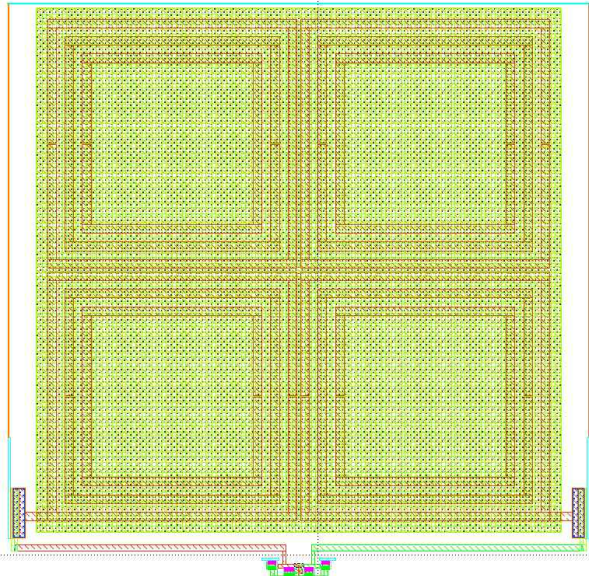


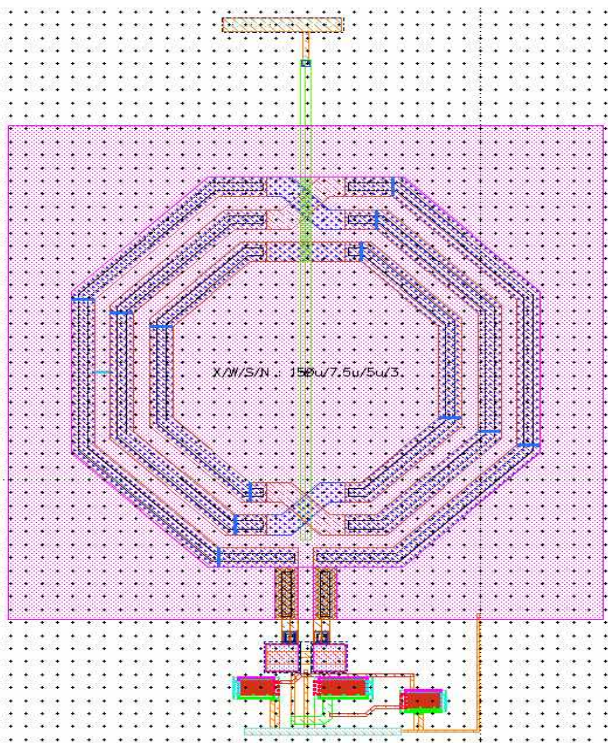
그림 5. 제안된 ILFD 회로도

III. 구현

제안한 전압 제어 발진기는 HFSS를 통해 설계된 메타구조와 CADENCE Spectre RF를 이용하여 65nm CMOS 공정을 통해 설계되었고, 프리스케일러는 CADENCE Spectre RF를 이용하여 65nm CMOS 공정을 통해 설계되었다. 그림 6은 제안된 전압 제어 발진기와 프리스케일러의 레이아웃이다.



(a)



(b)

그림 6. (a) 메타 전압 제어 발진기 레이아웃
(b) ILFD 레이아웃

그림 7은 제안된 메타 전압 제어 발진기와 ILFD의 결과 그래프이다. $V_{CTRL} = 0.6V$ 일 때 전압 제어 발진기는 28.5GHz, ILFD는 7.12GHz의 출력 주파수를 얻었다. 표1은 제안하는 메타 전압 제어 발진기와 ILFD의 튜닝 레인지이다.

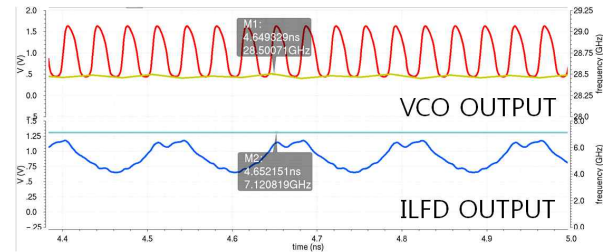


그림 7. 제안된 메타 전압 제어 발진기와 ILFD의 출력 주파수

V_{CTRL}	VCO OUTPUT	ILFD OUTPUT
0V	28.4GHz	7.1GHz
0.6V	28.5GHz	7.12GHz
1.2V	28.6GHz	7.15GHz

표 1. 제안된 메타 전압 제어 발진기와 ILFD의 튜닝 레인지

IV. 결론 및 향후 연구 방향

28.5GHz의 5G용 PLL의 핵심 블록인 전압 제어 발진기와 고속 4분주기를 65nm CMOS공정을 사용하여 설계하였다. 본 논문을 통해 HFSS를 통해 메타 구조를 설계하였으며 HFSS를 통해 설계된 메타구조를 기반으로 CADENCE를 통해 전압 제어 발진기를 설계하였으며, 초고대역의 주파수를 분주하기 위한 고속 4분주기에 대해 연구하였다. 이를 통해 차세대 이동통신용 시스템에 사용가능한 5G 시스템을 시뮬레이션을 통해 확인하였다. 제안한 메타 전압 제어 발진기와 고속 분주기인 ILFD는 고속으로 동작해야 하는 PLL에 적용 가능하며 이는 차세대 이동통신용 시스템인 5G 및 위성통신에도 활용가능하다.

감사의 글

본 연구는 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구과제(No.20144030200600)입니다.

참고문헌

- [1] 이종석, 문용, “65nm CMOS 공정을 이용한 전압 제어 발진기와 고속 4분주기의 설계”, 전자공학회 논문지, Vol.51, No.11, pp. 107-113, Nov, 2014

- [2] Takayuki Sekiguchi , Shuhei Amakawa, Noboru Ishihara, and Kazuya Masu, "An 8.9mW 25Gb/s Inductorless 1:4 DEMUX in 90nm CMOS", SoC Design Conference (ISOCC), pp. 404-407, 2009.
- [3] Muhammad Usama and Tad. A. Kwasniewski , "A 40-GHz Frequency Divider in 90-nm CMOS Technology", IEEE North-East Workshop on Circuits and Systems, pp. 41-43, 2006.
- [4] Jung-Woong Park, Se-Hyuk Ahn, Hye-Im Jeong, and Nam-Soo Kim, "High-speed CMOS Frequency Divider with Inductive Peaking Technique", Transactions on Electrical and Electronic Materials, Vol. 15, No. 6, pp. 299-314, Dec, 2014
- [5] 김형준, 서철현, "메타구조 기반의 고효율 공진형 무선전력전송 시스템," 전자공학회논문지, Vol.51, No.1, pp47-51, Jan. 2014.
- [6] Choi Jaewon and Seo Chulhun, "Low Phase Noise Push-Push VCO using Microstrip Square Open Loop Multiple Split Ring Resonator and Rat Race Coupler," IEEE, Asia-Pacific Microwave Conference(APMC), pp.394-397, Dec. 2010.