

3.1-4.8GHz용 저전력 CMOS 저잡음 증폭기의 설계

김희원, 문 용

송실대학교 전자공학과

전화: (02)825-8108, E-mail: hiwoida@hanmail.net

A Design of Low Power CMOS Low-Noise Amplifier for 3.1-4.8GHz

Heewon Kim, Yong Moon

Department of Electronic Engineering, Soongsil University

요 약

3.1-4.8GHz의 저잡음 증폭기를 band-pass Chebyshev filter 구조를 입력단에 사용하여 1.8V 0.18 μ m CMOS 공정으로 설계하고 Cadence사의 Spectre를 이용하여 검증 하였다. Three-section band-pass Chebyshev filter 구조는 3.1-4.8GHz의 입력 임피던스 리액티브 부분을 공진시키기 위해 저잡음 증폭기의 입력 포트에 사용 되었다. 최대 이득은 4GHz에서 10.1dB이고 3.1-4.8GHz까지 평균 9.35dB의 비교적 평탄한 특성의 이득을 갖는다. 입력 반사계수는 -10.1dB보다 낮으며, 최소 NF(Noise Figure)는 4.07dB이고 평균 NF는 4.75dB 이다. 또한, IIP3는 -4.7dBm이고 P1dB는 -15.1dBm이며 버퍼를 제외하고 5.4mW의 낮은 전력을 소모한다.

Abstract

A low noise amplifier for 3.1-4.8GHz using an input band-pass Chebyshev filter structure was designed using 0.18 μ m CMOS process with 1.8V supply and verified by Cadence Spectre. A three-section band-pass Chebyshev filter structure was used for the input port of low noise amplifier to resonate the reactive part of the input impedance over the band from 3.1 to 4.8GHz. The maximum gain is 10.1dB at 4GHz and the average gain is 9.35dB with flat gain characteristics from 3.1 to 4.8GHz. The input reflection coefficient is lower than -10.1dB, the minimum NF(Noise Figure) is 4.07dB, and the average NF is 4.75dB. The IIP3 is -4.7dBm and the P1dB is -15.1dBm while consuming 5.4mW excluding buffer.

Keywords: Chebyshev filter, CMOS, low-noise amplifier(LNA), ultra-wideband(UWB)

1. 서 론

UWB는 일반적으로 3.1-10.6GHz대역에서 100Mbps 이상 속도로, 기존의 스펙트럼에 비해 매우 넓은 대역에 걸쳐 낮은 전력으로 초고속 통신을 실현하는 근거리 무선 통신 기술로 규정된다.

UWB 방식의 신호는 넓은 주파수 대역을 사용할 수 있으므로 주파수 영역에서의 전력 밀도 값을 아주 작은 값으로 할 수 있어 다른 통신신호가 존재하는 주파수에 중첩되어 사용하더라도 간섭을 거의 주지 않을 수 있다는 점에 착안하고 있다.

비록 UWB 표준(IEEE 502.15.3a)이 정의 되지 않았지만 현재 MBOA(Multi-Band OFDM Alliance) 진영의 MB-OFDM 방식과 Motorola 진영의 DS(Direct Sequence)-CDMA 방식이 있다.

MB-OFDM에서는 FCC(Federal Communication Commission)에서 실내 무선 통신 분야로 제한한 3.1GHz에서 10.6GHz까지의 7.5GHz의 대역을 그림 1에서와 같이 528MHz의 대역폭을 가진 14개의 subband로 나누고, 이 subband들을 묶어서 5개의 Group으로 구성한다. 제한된 규격에서는 5개의 Band Group들 중에 첫 번째 Group인 Band Group-1(3.1-4.8GHz)을 기본으로 사용 하게 되

어 있으며, 이경우를 Model1이라고 정의 한다.

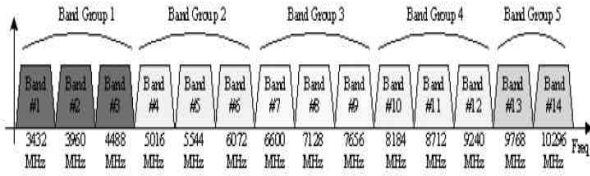


그림 1. MB-OFDM 주파수 대역

이와 같이 Group-1내 여러 개의 subband를 두고 이를 주파수 영역에서 호핑을 함으로써 다이버시티 이득을 제공함과 동시에 SOP(Simultaneously Operating Piconet) 간의 간섭을 최소화 한다.

이러한 Group-1을 지원하는 UWB 수신기를 구성하기 위해서 이 대역을 지원해줄 수 있는 저잡음 증폭기의 설계가 매우 중요하다.

본 논문에서는 Model(3.1-4.8GHz)대역폭에 걸쳐 평탄한 이득과 높은 선형성 그리고 NF(Noise Figure)를 최소화 할 수 있는 구조의 저잡음 증폭기를 설계하고 검증을 진행하였다.

II. 저잡음 증폭기의 설계

UWB 통신시스템을 위한 광대역 저잡음 증폭기 구조를 그림 2 에 표시하였다. 이 광대역 저잡음 증폭기는 협대역 설계에서 널리 사용되는 기술인 inductively degenerated common-source amplifier를 사용하였다.^[3] 3.1-4.8GHz의 입력 임피던스 리액티브 부분을 공진시키기 위해 저잡음 증폭기의 입력 포트에 three-section band-pass Chebyshev filter 구조를 사용하였다.

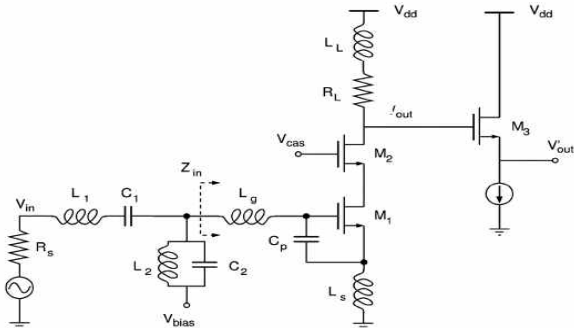


그림 2. 광대역 저잡음 증폭기

이 구조에서는 광대역 입력 매칭이 이루어지고 동시에 좋은 노이즈 성능을 얻을 수 있다. MOS 소자에 있어서 노이즈 매칭은 파워 매칭과 유사하다. 설계의 유연성을 위해 인덕터(L_g)는 게이트와 직렬로 연결하며 캐패시터

(C_p)는 게이트와 소스 사이에 배치하였다. 캐스코드 구성(M_1, M_2)은 입·출력 역방향 차단과 증폭기의 주파수 특성을 개선시키는 장점을 가진다. M_3 트랜지스터는 버퍼로 사용되며 측정을 하기 위한 목적과 외부 50Ω 구동을 위해 사용 되었다.

1. 입력 매칭

그림 2 에서 트랜지스터 M_1 을 포함한 입력 임피던스를 RLC 전달 함수로 표현하면 다음과 같다. 이때 w_T 는 식 (1)과 같다고 가정한다.^[4]

$$\omega_T = \frac{g_m}{C_{gs} + C_p} = \frac{g_m}{C_t} \quad (1)$$

$$Z_{in}(s) = \frac{1}{s(C_{gs} + C_p)} + s(L_s + L_g) + w_T L_s$$

$$= \frac{s^2(L_s + L_g)(C_{gs} + C_p) + s w_T L_s (C_{gs} + C_p) + 1}{s(C_{gs} + C_p)} \quad (2)$$

이 구조를 T-network을 사용하여 Chebyshev 필터 형태로 표현하면 그림 2 의 입력단은 그림 3 와 같이 나타낼 수 있다. 입력 임피던스(Z_{in})의 실수 부분은 실제로 소스 저항(R_s)와 같도록 선택 된다. 즉, $R_s = w_T + L_s$ 가 되도록 값을 정한다. 필터에서 리액티브 요소들의 선택이 대역폭과 in-band 리플을 결정한다.

임피던스의 실수 부분은 M_1 의 게이트-드레인 캐패시턴스(C_{gd})에 의해 감소하게 된다. 3.1-4.8GHz의 대역 통과와 매칭을 위해 첫 번째 직렬공진은 L_s 와 ($C_p + C_{gs}$)의 직렬결합으로 인한 등가 캐패시턴스와 C_{gd} 의 병렬조합과 L_g 공진에 의해 결정된다. 병렬 공진은 L_s 와 C_{gd} 사이에서 발생한다. 두 번째 직렬공진은 병렬공진보다 낮은 주파수에서 C_{gd} 와 L_s 의 병렬 결합으로 인한 등가 캐패시턴스와 L_g 사이에서 발생한다.

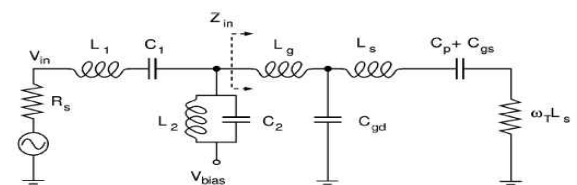


그림 3. 광대역 저잡음 증폭기 입력단

2. Shunt Peaking

그림 4 는 Shunt-peaked 증폭기와 모델을 도시한 것이다. 이 RLC network의 임피던스는 다음과 같은 식으로 나타낼 수 있다.^[5]

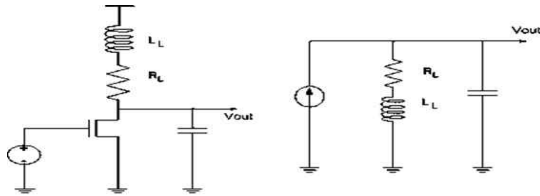


그림 4. Shunt peaked 증폭기와 모델

$$Z(s) = (sL + R) \parallel \frac{1}{sC} = \frac{R[s(L/R) + 1]}{s^2LC + sRC + 1} \quad (3)$$

인덕터가 없이 저항 R 로만 구성되어 있는 공통소스 증폭기의 이득은 $g_m R_L$ 에 비례한다. 그러나, 캐패시턴스 부하가 추가된다면 그 이득은 주파수가 증가할수록 떨어지게 된다. 그러나, 부하에 인덕터를 직렬로 추가하면 이득은 주파수가 증가할 때 증가하게 된다. 이것은 캐패시터에 의해서 발생하는 주파수 증가에 따른 이득 감소효과를 억제하게 된다. 이러한 동작에 의하여 저잡음 증폭기는 기존의 RC 구조보다 더 넓은 대역의 주파수 범위를 가지게 된다.

3. 저전력 설계 및 설계변수 결정

필터의 구성요소들은 적절한 중심주파수(4GHz)와 대역폭(3.1-4.8GHz)의 선택으로 결정을 할 수 있다.

저잡음 증폭기에 사용되는 R, L, C 소자들은 반도체 공정에서 제조되는 것이므로 많은 기생성분을 가진다. 이에 본 연구에서는 이상적인 R, L, C 를 이용하여 1차 설계를 진행하고 이를 기반으로 공정에서 사용되는 R, L, C 소자로 변경 후 최적화 작업을 거쳐 최종값을 결정하였다.

노이즈에 최적화한 M_1 의 폭은 $150\mu m$ 이다. 이 폭은 저잡음 증폭기가 가져야할 이득을 유지하는 최소 전류(3mA)에서 온도와 induced 게이트 노이즈가 균형을 이루도록 하였고 이러한 방법으로 저전력 동작이 가능하다. Spectre를 이용한 모의실험을 통하여 최적의 크기를 결정하였다.

캐스코드 소자는 기생 캐패시턴스를 줄이기 위해 이득과 NF를 유지하는 범위 내에서 가능한 작은 크기를 선택한다. 이득과 노이즈를 고려하여 최적화한 M_2 의 폭은 $60\mu m$ 이며 M_1, M_2 의 길이는 $0.18\mu m$ 이다.

부하는 3.1-4.8GHz대역에서 평탄한 이득을 얻도록 결정된다. L_L 은 큰 이득을 얻기 위해 크기를 조절하고 out-of-band에서 C_{out} 과 공진하기 위해 작게 가져간다. 인덕터는 V_{DD} 에 직접 연결함으로써 인덕터의 기생 캐

패시턴스를 단락시켜 저잡음 증폭기의 대역폭을 개선시키는 효과가 있다. R_L 은 낮은 주파수에서 이득을 개선시키기 위해 제로 주파수를 가능한 대역폭의 하위 주파수에 가깝도록 선택된다.

버퍼는 출력단 50Ω 매칭을 위해 사용된다. M_3 의 바이어스 전류는 5mA, 폭은 $26\mu m$ 이고 전류소스로 사용된 트랜지스터의 폭은 $100\mu m$ 이다. 두 트랜지스터의 길이는 좀 더 높은 출력 임피던스를 얻기 위해 $0.36\mu m$ 이다.

표 1에서 설계한 저잡음 증폭기의 구성요소 값을 정리하였다.

표 1. 입력 network 구성요소

L_1 [nH]	C_1 [fF]	L_2 [nH]	C_2 [fF]
3.14	500	1.3	1200
$L_g + L_s$ [nH]	C_p [fF]	L_L [nH]	R_L [Ω]
5.05	20.28	3.55	95.6

III. 모의실험 결과

설계한 저잡음 증폭기는 T사의 $0.18\mu m$ CMOS 공정으로 제작하였고 Cadence사의 Spectre를 이용하여 검증하였다.

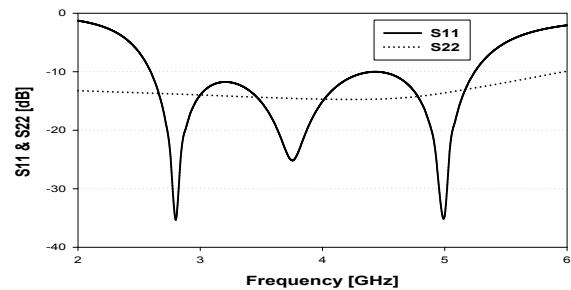


그림 5. S_{11} 과 S_{22} 모의실험 결과

그림 5는 입·출력 반사계수 모의실험 결과이다. UWB 시스템에 사용하기 위해서 S_{11} 은 3.1-4.8GHz사이에서 $-10dB$ 보다 낮아야 하며 이를 만족시키도록 설계하였다. 출력 버퍼는 6GHz까지 $-10dB$ 보다 낮은 우수한 출력 매칭을 이룬다.

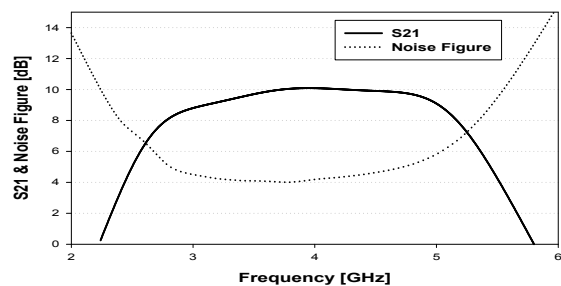


그림 6. S_{21} 과 Noise Figure 모의실험 결과

그림 6 은 저잡음 증폭기의 이득과 Noise Figure를 나타내며 최대 이득은 4GHz에서 10.1dB이고 3.1-4.8GHz까지 평균 9.35dB의 비교적 평탄한 특성의 이득을 갖는다. 최소 NF는 4.07dB이고 평균 NF는 4.75dB이다.

그림 7 에 표시된 IIP3(Third Order Intercept Point)는 1MHz의 tone spacing을 가지고 4GHz를 기준으로 모의 실험을 진행하였다. IIP3는 -4.7dBm이며 이는 저잡음 증폭기가 가져야하는 -10dBm값보다 좋은 값이다. P1dB(1dB Gain Compression Point)는 -15.1dBm이다.

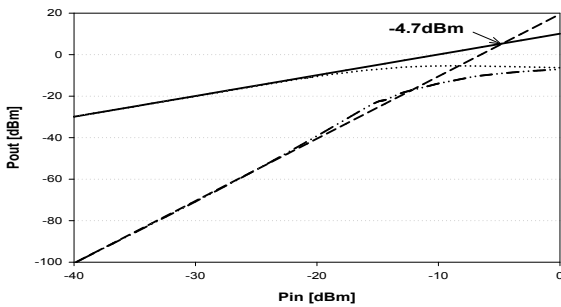


그림 7. IIP3 모의실험 결과

표 2 에서 설계한 저잡음 증폭기의 특성을 정리하였다.

표 2. 저잡음 증폭기 특성

S_{11} [dB]	S_{22} [dB]	G_{max} [dB]	BW [GHz]
-10.1이하	-14.20이하	10.1	3.1~4.8
NF_{min} [dB]	$IIP3$ dBm]	P_{1dB} [dBm]	P_{diss} [mW]
4.07	-4.7	-15.1	5.4

그림 8 은 여러 종류의 광대역 저잡음 증폭기들의 전력 소모 값을 나타내며 설계한 저잡음 증폭기는 5.4mW의 낮은 전력을 소모 하면서도 4.8GHz까지 동작이 가능하다.

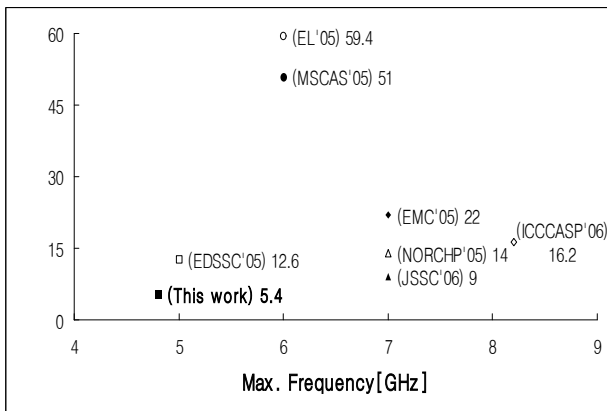


그림 8. 광대역 저잡음 증폭기 파워소모 비교

IV. 결론

UWB 응용을 위한 광대역 저잡음 증폭기를 1.8V 0.18 μm CMOS 공정으로 설계하고 Cadence사의 Spectre를 이용하여 검증하였다.

Three-section band-pass Chebyshev filter 구조를 사용하여 Inductively degenerated MOS 트랜지스터를 50 Ω 소스와 매칭 하였다. 또한, Shunt peaking 방식을 사용하여 주파수 증가에 따른 이득 보상과 대역폭을 향상 시켰다. 증폭용 소자와 캐소코드 소자의 크기를 저잡음 증폭기 가져야할 이득과 NF를 최소화하는 범위내에서 가능한 작게 선택하여 전력 소모를 줄였다. 저잡음 증폭기의 공정은 상반기에 진행될 예정이다.

설계한 저잡음 증폭기는 Model(3.1-4.8GHz)대역폭에서 NF를 최소화 하며 평탄한 이득과 높은 선형성을 가진다. 또한, 5.4mW의 낮은 전력을 소모하므로 넓은 대역에 걸쳐 낮은 전력으로 초고속 통신을 실현하는 근거리 무선 통신 기술인 UWB 수신기를 구성하는데 적용이 용이할 것으로 여겨진다.

감사의 글

본 연구는 정보통신부 출연금으로 ETRI, SoC 산업진흥 센터에서 수행한 IT SoC 핵심설계인력양성사업의 연구 결과이고, CAD Tool은 IDEC의 지원을 받았습니다.

참고 문헌

- [1] Frank Zhang .et .al, "Low-power programmable gain CMOS distributed LNA", JSSC, Vol. 41, no. 6, pp. 1333-1343, June 2006
- [2] Yao-Chian Lin .et .al, "An Low Power Ultra-Wideband CMOS LNA for 3.1-8.2-GHz Wireless Receivers", Communications, Circuits and Systems Proceedings, 2006 International Conference on vol. 2, pp. 1288-1291, June. 2006
- [3] Trung-Kien Nguyen .et .al, " CMOS Low Noise Amplifier Design Optimization Technique", IEEE International MWSCAS, pp. I.185-I.188, Hiroshima, Japan, Jul. 2004.
- [4] A. Bevilacqua .et .al, "An ultra-wideband CMOS LNA for 3.1 to 10.6GHz wireless receivers", ISSCC, vol. 1, pp. 382-533, Feb. 2004.
- [5] Shih-Chih Chen .et .al, "An Integrated CMOS Low Noise Amplifier for 3-5 GHz UWB Applications" Electron Devices and Solid-State Circuits, 2005 IEEE Conference on, pp. 225-228, Dec. 2005